

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2004-247611**

(43)Date of publication of application : **02.09.2004**

(51)Int.Cl.

H01L 21/60
H01L 23/12
H01L 23/28
H01L 27/14
H04N 5/335

(21)Application number : **2003-037421**

(71)Applicant : **MATSUSHITA ELECTRIC WORKS LTD**

(22)Date of filing : **14.02.2003**

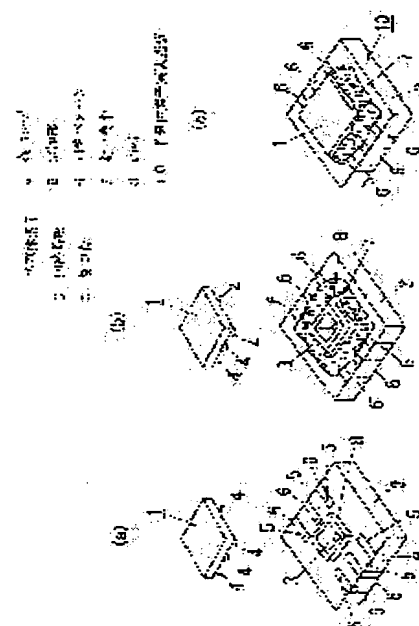
(72)Inventor : **SANAGAWA YOSHIHARU
KIDA SHINOBU
KUBO MASAO**

(54) SEMICONDUCTOR DEVICE MOUNTED BOARD AND MANUFACTURING METHOD OF SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device mounted board and its manufacturing method wherein sealing resin can be prevented from flowing into an opening of a circuit board which a light receiving surface or a light emission surface of a semiconductor device comprising an optical device faces, and electromagnetic waves are unlikely to suffer from irregular reflection at the opening.

SOLUTION: The circuit board 2 includes the opening 3 through which light passes, and a protruded part 8 integrally protruding so as to surround the entire periphery of the opening 3 is provided on the surface of the circuit board in the vicinity of the opening 3, and further an electrode part 5 is formed on the outside of a portion surrounded by the protruded part 8. The semiconductor device 3 such as a solid state imaging device is disposed upward the protruded part 8 of the circuit board 2 so as to permit an imaging face thereof to face the opening 3, and is electrically connected to an electrode 11 provided on an opposite face thereof on the side of the circuit board 2 through a gold bump 4 interposed between it and the electrode part 5. The sealing resin 7 seals a junction portion composed of the electrode 11, the gold bump 4, and the electrode part 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

4/4

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-247611

(P2004-247611A)

(43) 公開日 平成16年9月2日(2004. 9. 2)

(51) Int. Cl. ⁷	F 1	テーマコード (参考)
HO 1 L 21/60	HO 1 L 21/60 3 1 1 S	4 M 1 0 9
HO 1 L 23/12	HO 1 L 23/28 C	4 M 1 1 8
HO 1 L 23/28	HO 4 N 5/335 U	5 C 0 2 4
HO 1 L 27/14	HO 1 L 23/12 F	5 F 0 4 4
HO 4 N 5/335	HO 1 L 27/14 D	
審査請求 未請求 請求項の数 23 O L (全 25 頁)		

(21) 出願番号 特願2003-37421 (P2003-37421)
(22) 出願日 平成15年2月14日 (2003. 2. 14)

(71) 出願人 000005832
松下電工株式会社
大阪府門真市大字門真1048番地
(74) 代理人 100087767
弁理士 西川 恵清
(74) 代理人 100085604
弁理士 森 厚夫
(72) 発明者 佐名川 佳治
大阪府門真市大字門真1048番地松下電
工株式会社内
(72) 発明者 木田 忍
大阪府門真市大字門真1048番地松下電
工株式会社内

最終頁に続く

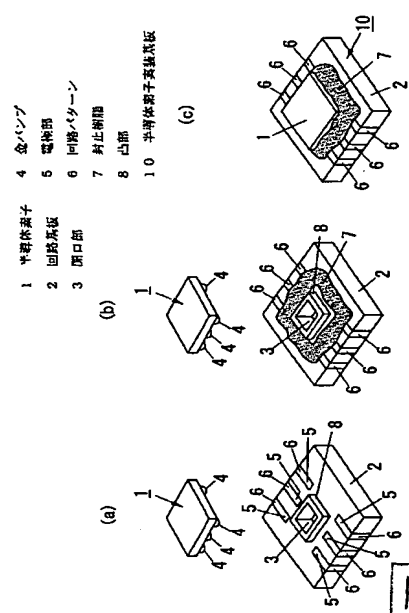
(54) 【発明の名称】 半導体素子実装基板、半導体素子実装基板の製造方法

(57) 【要約】

【課題】 光素子からなる半導体素子の受光面や発光面が臨む回路基板の開口部に封止樹脂が流れ込むのを防ぐことができる上に、開口部での電磁波の乱反射が生じにくい半導体素子実装基板及びその製造方法を提供することにある。

【解決手段】 回路基板2は光が通過する開口部3を備え、該開口部3の近傍の表面に前記開口部3の全周を囲むように一体突出させた凸部8を設けるとともに、該凸部8が囲う部位の外側に電極部5を形成している。固定撮像素子のような半導体素子3は、その撮像面が開口部3に臨むように前記回路基板2の凸部8上方に配置されるとともに回路基板2側に対向する面に設けた電極11と前記電極部5との間に金パンプ4を介在させて電氣的に接合してある。封止樹脂7は電極11、前記金パンプ4及び前記電極部5からなる接合部位を封止している。

【選択図】 図1



FP04-0251-
00WO-HP
04.11.-2
SEARCH REPORT

【特許請求の範囲】

【請求項 1】

電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、

前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、

前記電極、前記バンプ及び前記電極部からなる接合部位を封止樹脂で封止していることを特徴とする半導体素子実装基板。

10

【請求項 2】

前記回路基板として、少なくとも前記封止樹脂が塗布硬化される部位に対応する前記凸部の上端部に前記半導体素子の対向面に圧接する緩衝部を設けている回路基板を用いていることを特徴とする請求項 1 記載の半導体素子実装基板。

【請求項 3】

前記緩衝部の材料として前記回路基板の樹脂材料の弾性率よりも小さい材料を用いていることを特徴とする請求項 2 記載の半導体素子実装基板。

【請求項 4】

前記緩衝部の材料として熱膨張率が前記封止樹脂の熱膨張率よりも大きな材料を用いたことを特徴とする請求項 2 又は 3 記載の半導体素子実装基板。

20

【請求項 5】

前記緩衝部の材料としてガラス転移温度が前記封止樹脂の硬化温度よりも低い材料を用いたことを特徴とする請求項 2 乃至 4 の何れか記載の半導体素子実装基板。

【請求項 6】

前記緩衝部を下方にスライド可能に上記凸部の上端部に設けていることを特徴とする請求項 2 又は 3 記載の半導体素子実装基板。

【請求項 7】

前記緩衝部の上面の高さ位置を塗布時の封止樹脂の上面の高さ位置より高くしていることを特徴とする請求項 2 乃至 6 の何れか記載の半導体素子実装基板。

【請求項 8】

前記緩衝部を前記凸部の上端部に全周に亘って一体に上方へ突出形成するとともに、前記緩衝部の幅寸法を、前記凸部の幅寸法より小さく形成していることを特徴とする請求項 2 記載の半導体素子実装基板。

30

【請求項 9】

前記凸部及び前記緩衝部を含めた前記回路基板が射出成形されたものであって、その樹脂材料として、前記緩衝部の前記幅寸法より大きな径のフィラーを混入した樹脂材料を用いていることを特徴とする請求項 8 記載の半導体素子実装基板。

【請求項 10】

前記緩衝部を外側に傾斜させていることを特徴とする請求項 8 又は 9 の何れか記載の半導体素子実装基板。

40

【請求項 11】

前記緩衝部の突出位置より外側に位置する前記凸部の上端部に、前記緩衝部の高さと同じ高さの別の緩衝部を全周に亘って一体に突出形成していることを特徴とする請求項 8 記載の半導体素子実装基板。

【請求項 12】

前記緩衝部の下端から上端までの高さ寸法を、上記凸部の上端開口縁から前記緩衝部の下端までの最短距離より短い寸法としていることを特徴とする請求項 8 記載の半導体素子実装基板。

【請求項 13】

前記緩衝部の一部に上端より下端方向に切り欠いた切欠部を形成していることを特徴とす

50

る請求項 8 乃至 12 の何れか記載の半導体素子実装基板。

【請求項 14】

前記緩衝部の幅寸法を略 10 乃至略 50 μm としていることを特徴する請求項 8 乃至 13 の何れか記載の半導体素子実装基板。

【請求項 15】

前記電極部を回路基板の表面より上方へ突出せる凸形状に形成していることを特徴とする請求項 1 乃至 14 の何れか記載の半導体素子実装基板。

【請求項 16】

前記緩衝部の少なくとも上端近傍の内周面を黒色としていることを特徴とする請求項 1 乃至 15 の何れか記載の半導体素子実装基板。

10

【請求項 17】

電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、

前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、

前記電極、前記バンプ及び前記電極部からなる接合部位を封止樹脂で封止している半導体素子実装基板の製造方法において、

前記凸部の外側周辺で且つ前記電極部を内包するように前記回路基板表面に封止樹脂を塗布する工程と、

20

前記凸部の上端部に突出形成した緩衝部に前記半導体素子を圧接させて前記開口部に半導体素子の受光面若しくは発光面が臨むように半導体素子を配置し、且つ前記電極部に前記半導体素子の電極をバンプを介して圧接させる工程と、

前記封止樹脂を硬化させ、前記半導体素子の電極、バンプ、回路基板の電極部による接合部位を封止樹脂で封止する工程とから成ることを特徴とする半導体素子実装基板の製造方法。

【請求項 18】

電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、

30

前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、

前記電極、前記バンプ及び前記電極部からなる接合部位を前記半導体素子と前記回路基板との間で塗布させた封止樹脂により封止する半導体素子実装基板の製造方法において、

前記電極部の外側に位置する回路基板の表面に前記電極部の外側部に沿うように第 1 の封止樹脂を塗布する工程と、

この塗布後に前記半導体素子を前記凸部の上部に接しないように前記電極をバンプを介して前記電極部に圧接させながら第 1 の封止樹脂を硬化させて半導体素子を仮実装する工程と、

40

この仮実装の後、前記電極部と前記凸部との間の前記回路基板表面に前記電極部に沿うように第 2 の封止樹脂を塗布して硬化させ半導体素子を本実装する工程とから成ることを特徴とする半導体素子実装基板の製造方法。

【請求項 19】

前記本実装の工程における封止樹脂注入時に前記開口部内を加圧することを特徴とする請求項 18 記載の半導体素子実装基板の製造方法。

【請求項 20】

前記加圧は、前記開口部を密閉状態とした後、前記開口部内の空気を加熱して空気を膨張させることで行うことを特徴とする請求項 18 記載の半導体素子実装基板の製造方法。

50

【請求項 2 1】

前記回路基板として、凸部と前記電極部との間の表面に凹溝を形成している回路基板を用いることを特徴とする請求項 1 8 乃至 2 0 の何れか記載の記載の半導体素子実装基板の製造方法。

【請求項 2 2】

前記回路基板として、前記凸部と前記電極部との間の表面に前記凸部と並行するように別の凸部を形成している回路基板を用いることを特徴とする請求項 1 8 乃至 2 1 の何れか記載の記載の半導体素子実装基板の製造方法。

【請求項 2 3】

電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、

前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、

前記電極、前記バンプ及び前記電極部からなる接合部位を樹脂で封止する半導体素子実装基板の製造方法において、

前記凸部の外側周辺の前記回路基板表面に、前記電極部を内包するように載置するとともに加圧・加熱により異方性導電フィルムを前記回路基板表面に貼り付ける工程と、

この工程後に、前記半導体素子の前記電極に形成しているバンプを異方性導電フィルムを貫通させて前記電極部に圧接させながら半導体素子を異方性導電フィルム上に載置し、加圧・加熱により異方性導電フィルムの上面に半導体素子を貼り付け固定し且つ異方性導電フィルムで前記電極、バンプ、電極部からなる接合部を封止する工程と、から成ることを特徴とする半導体素子実装基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体撮像素子等の光素子からなる半導体素子を実装した半導体素子実装基板及びその製造方法に関するものである。

【0002】

【従来の技術】

従来、光素子の実装構造体としては、実装される半導体素子の受光面に対向するように回路基板に形成した開口部を囲むフィルム状の樹脂製隔離壁を形成し、この隔離壁で開口部周辺に注入する封止樹脂を開口部から流れ出るのを防ぐようにしたものがある。

(例えば特許文献 1)

【0003】

【特許文献 1】

特開 2001-250889 号公報 (段落番号 0061 参照)

【0004】

【発明が解決しようとする課題】

上記従来例の場合、隔離壁がフィルム状樹脂であるため、注入される封止樹脂の硬化時に開口部側に撓み、隔離壁で囲繞された空間の内径が狭くなったり、内周面に変形が生じ、そのため電磁波の乱反射が生じ易くなって光ノイズが増加するという問題があった。

【0005】

本発明は、上記の点に鑑みて為されたもので、その目的とするところは、光素子からなる半導体素子の受光面や発光面が臨む回路基板の開口部に封止樹脂が流れ込むのを防ぐことができる上に、開口部での電磁波の乱反射が生じにくい半導体素子実装基板及びその半導体素子実装基板の製造方法を提供することにある。

【0006】

【課題を解決するための手段】

上述の目的を達成するために、請求項1の半導体素子実装基板の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、

前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、

前記電極、前記バンプ及び前記電極部からなる接合部位を封止樹脂で封止していることを特徴とする。

【0007】

請求項2の半導体素子実装基板の発明では、請求項1の発明において、前記回路基板として、少なくとも前記封止樹脂が塗布硬化される部位に対応する前記凸部の上端部に前記半導体素子の対向面に圧接する緩衝部を設けている回路基板を用いていることを特徴とする。

【0008】

請求項3の半導体素子実装基板の発明では、請求項2の発明において、前記緩衝部の材料として前記回路基板の樹脂材料の弾性率よりも小さい材料を用いていることを特徴とする。

【0009】

請求項4の半導体素子実装基板の発明では、請求項2又は3の発明において、前記緩衝部の材料として熱膨張率が前記封止樹脂の熱膨張率よりも大きい材料を用いたことを特徴とする。

【0010】

請求項5の半導体素子実装基板の発明では、請求項2乃至4の何れかの発明において、前記緩衝部の材料としてガラス転移温度が前記封止樹脂の硬化温度よりも低い樹脂材料を用いたことを特徴とする。

【0011】

請求項6の半導体素子実装基板の発明では、請求項2又は3の発明において、前記緩衝部を下方にスライド可能に上記凸部の上端部に設けていることを特徴とする。

【0012】

請求項7の半導体素子実装基板の発明では、請求項2乃至6の何れかの発明において、前記緩衝部の上面の高さ位置を塗布時の封止樹脂の上面の高さ位置より高くしていることを特徴とする。

【0013】

請求項8の半導体素子実装基板の発明では、請求項2の発明において、前記緩衝部を前記凸部の上端部に全周に亘って一体に上方へ突出形成するとともに、前記緩衝部の幅寸法を、前記凸部の幅寸法より小さく形成していることを特徴とする。

【0014】

請求項9の半導体素子実装基板の発明では、請求項8の発明において、前記凸部及び前記緩衝部を含めた前記回路基板が射出成形されたものであって、その樹脂材料として、前記緩衝部の前記幅寸法より大きな径のフィラーを混入した樹脂材料を用いていることを特徴とする。

【0015】

請求項10の半導体素子実装基板の発明では、請求項8又は9の何れかの発明において、前記緩衝部を外側に傾斜させていることを特徴とする。

【0016】

請求項11の半導体素子実装基板の発明では、請求項8の発明において、前記緩衝部の突出位置より外側に位置する前記凸部の上端部に、前記緩衝部の高さと同高さの別の緩衝部を全周に亘って一体に突出形成していることを特徴とする。

【0017】

10

20

30

40

50

請求項 12 の半導体素子実装基板の発明では、請求項 8 の発明において、前記緩衝部の下端から上端までの高さ寸法を、上記凸部の上端開口縁から前記緩衝部の下端までの最短距離より短い寸法としていることを特徴とする。

【0018】

請求項 13 の半導体素子実装基板の発明では、請求項 8 乃至 12 の何れかの発明において、前記緩衝部の一部に上端より下端方向に切り欠いた切欠部を形成していることを特徴とする。

【0019】

請求項 14 の半導体素子実装基板の発明では、請求項 8 乃至 13 の何れかの発明において、前記緩衝部の幅寸法を略 10 乃至略 50 μm としていることを特徴する。

10

【0020】

請求項 15 の半導体素子実装基板の発明では、請求項 1 乃至 14 の何れかの発明において、前記電極部を回路基板の表面より上方へ突出せる凸形状に形成していることを特徴とする。

【0021】

請求項 16 の半導体素子実装基板の発明では、請求項 1 乃至 15 の何れかの発明において、前記緩衝部の少なくとも上端近傍の内周面を黒色としていることを特徴とする。

【0022】

請求項 17 の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記バンプ及び前記電極部からなる接合部位を封止樹脂で封止している半導体素子実装基板の製造方法において、前記凸部の外側周辺で且つ前記電極部を内包するように前記回路基板表面に封止樹脂を塗布する工程と、前記凸部の上端部に突出形成した緩衝部に前記半導体素子を圧接させて前記開口部に半導体素子の受光面若しくは発光面が臨むように半導体素子を配置し、且つ前記電極部に前記半導体素子の電極をバンプを介して圧接させる工程と、前記封止樹脂を硬化させ、前記半導体素子の電極、バンプ、回路基板の電極部による接合部位を封止樹脂で封止する工程とから成ることを特徴とする。

20

30

【0023】

請求項 18 の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記バンプ及び前記電極部からなる接合部位を前記半導体素子と前記回路基板との間で塗布させた封止樹脂により封止する半導体素子実装基板の製造方法において、前記電極部の外側に位置する回路基板の表面に前記電極部の外側部に沿うように第 1 の封止樹脂を塗布する工程と、この塗布後に前記半導体素子を前記凸部の上部に接しないように前記電極をバンプを介して前記電極部に圧接させながら第 1 の封止樹脂を硬化させて半導体素子を仮実装する工程と、この仮実装の後、前記電極部と前記凸部との間の前記回路基板表面に前記電極部に沿うように第 2 の封止樹脂を塗布して硬化させ半導体素子を本実装する工程とから成ることを特徴とする。

40

50

【0024】

請求項19の半導体素子実装基板の製造方法の発明では、請求項18の発明において、前記本実装の工程における封止樹脂注入時に前記開口部内を加圧することを特徴とする。

【0025】

請求項20の半導体素子実装基板の製造方法の発明では、請求項18の発明において、前記加圧は、前記開口部を密閉状態とした後、前記開口部内の空気を加熱して空気を膨張させることを行うことを特徴とする。

【0026】

請求項21の半導体素子実装基板の製造方法の発明では、請求項18乃至20の何れかの発明において、前記回路基板として、凸部と前記電極部との間の表面に凹溝を形成している回路基板を用いることを特徴とする。

10

【0027】

請求項22の半導体素子実装基板の製造方法の発明では、請求項18乃至21の何れかの発明において、前記回路基板として、前記凸部と前記電極部との間の表面に前記凸部と並行するように別の凸部を形成している回路基板を用いることを特徴とする。

【0028】

請求項23の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電気的に接合した光素子からなる半導体素子と、から成り、

20

前記電極、前記バンプ及び前記電極部からなる接合部位を樹脂で封止する半導体素子実装基板の製造方法において、

前記凸部の外側周辺の前記回路基板表面に、前記電極部を内包するように載置するとともに加圧・加熱により異方性導電フィルムを前記回路基板表面に貼り付ける工程と、

この工程後に、前記半導体素子の前記電極に形成しているバンプを異方性導電フィルムを貫通させて前記電極部に圧接させながら半導体素子を異方性導電フィルム上に載置し、加圧・加熱により異方性導電フィルムの上面に半導体素子を貼り付け固定し且つ異方性導電フィルムで前記電極、バンプ、電極部からなる接合部を封止する工程と、から成ることを特徴とする。

30

【0029】

【発明の実施の形態】

以下本発明を実施形態により説明する。

【0030】

(実施形態1)

本実施形態は、本発明の基本となるものであって、半導体素子実装基板10の製造工程を概説する。

【0031】

図1は光素子、例えば撮像素子からなるフェースダウンタイプの半導体素子（半導体チップ）1を樹脂成形された立体回路基板（MID; Molded Interconnection Device）からなる回路基板2に実装して半導体素子実装基板10を得るまでの製造工程を示しており、この図示例ではまず図1(a)は、回路基板2に対して実装する半導体素子1を整列させ、半導体素子1の受光部側を回路基板2の開口部3に対置するとともに、受光部側の面（以後下面という）に設けた各電極（図示せず）に形成してある金バンプ4を、回路基板2の表面（以下上面という）側に設けた電極部5に対向させる整列工程を示す。尚電極部5は回路基板2の上面に形成した回路パターン6の一部で構成される。

40

【0032】

この整列工程を経た後、電極部5を内包する形で開口部3の周辺に封止樹脂7を塗布し（

50

図 1 (b))、この塗布後に上記金パンプ 4 を電極部 5 に圧接させて電極部 5 と半導体素子 1 の電極とを電氣的に接続するように半導体素子 1 を回路基板 2 上に載置実装する (図 1 (c))。この実装後封止樹脂 7 を硬化させて封止樹脂 7 で電極部 5 と金パンプ 4 との接合部位を内包し封止することで、所望の半導体素子実装基板 10 が完成することになる。

【0033】

このような製造工程において半導体素子 1 を回路基板 2 の表面に載置実装する際に、硬化前の封止樹脂 7 が半導体素子 1 の下面に押されて周辺へ広がることになる。この際に開口部 3 内に封止樹脂 7 が流れ込む恐れがある。

【0034】

そこで本実施形態に用いる回路基板 2 は、開口部 3 を囲むように環状の凸部 8 を一体に形成し、この凸部 8 が堰となって、封止樹脂 7 が開口部 3 側へ流れ込むのを防ぐようになっている。

【0035】

また凸部 8 は回路基板 2 と同じ樹脂材料で成形されたものであって、その剛性は高く、そのため半導体素子 1 の回路基板 2 への実装時や封止樹脂 7 の硬化時に生じる凸部 8 への応力によって凸部 8 の内周面が変形することも殆どなく、それにより電磁波の乱反射などが生じ難く、そのために光ノイズの増加も殆どない。

【0036】

尚本実施形態の回路基板 2 及び凸部 8 の樹脂材料としては、芳香族ポリアミド系樹脂 (例えば線膨張率が $25 \text{ ppm}/^{\circ}\text{C}$ 、弾性率が 13 GPa 、ガラス転移温度が 120°C のポリフタルアミド) を用いている。

【0037】

(実施形態 2)

上記実施形態 1 では実装される半導体素子 1 の下面と凸部 8 との間に微小な隙間があるため封止樹脂 7 の塗布量によっては開口部 3 側へ漏洩する恐れがある。そこで、本実施形態に用いる回路基板 2 としては図 2 (a) (b) に示すように上記の凸部 8 の上端面に緩衝部 9 を突出形成したものをを用いる。

【0038】

この緩衝部 9 は例えば回路基板 2 の樹脂材料とは異なる別の樹脂材料を用いられ、二色成形により凸部 8 の上端部に一体的に突出形成されている。

【0039】

而して本実施形態では半導体素子実装基板 3 を製造するに当たっては、封止樹脂塗布工程において、図 3 (a) 及び図 4 (a) に示すように環状の凸部 8 の各辺近傍の回路基板 2 上面に封止樹脂 7 を塗布する。

【0040】

次に受光部周辺の半導体素子 1 の下面を緩衝部 9 の上端面に密接させて、半導体素子 1 を押し下げる。これにより半導体素子 1 の下面に緩衝部 9 が圧接した状態で緩衝部 9 が撓みながら各電極 11 に形成してある金パンプ 4 が回路基板 2 の上面の対応する電極部 5 に圧接して電極 11 と対応する電極部 5 との間を電氣的に接合する。半導体基板 1 の押し下げにより半導体素子 1 の下面により凸部 8 の周辺に塗布した封止樹脂 7 が押し流されて凸部 8 周辺の回路基板 2 の表面に広がり、凸部 8 周辺の半導体基板 1 と回路基板 2 との間に充填し、電極 11、金パンプ 4、電極部 5 からなる接合部位を封止樹脂 7 に内包させる。

【0041】

この状態で 210°C で 10 秒間加熱して封止樹脂 7 を硬化させることで、回路基板 2 の上面と半導体素子 1 の下面との間で硬化した封止樹脂 7 により上記接合部位を封止した所定の半導体素子実装基板 10 が完成することになる (図 3 (b)、4 (b) 参照)。

【0042】

尚金パンプ 4 一個当たりの荷重の大きさを $40 \text{ g} \sim 150 \text{ g}$ としている。

【0043】

10

20

30

40

50

本実施形態では、緩衝部 9 が半導体素子 1 の下面に密接するため、半導体素子 1 を押し下げながら金パンプ 4 を電極部 5 に圧接させる際に、封止樹脂 7 が凸部 8 を乗り越えて開口部 3 側へ流れ込むことがない。

【0044】

例 1

凸部 8 を含む回路基板 2 の樹脂材料として弾性率が 13 Gpa の芳香族ポリイミド系樹脂（例えばポリフタルアミド）を用い、他方緩衝部 9 の樹脂材料として弾性率が 5 Gpa のエポキシ系樹脂を用いた。

【0045】

これにより半導体素子 1 の下面に緩衝部 9 が弾接して密着度を高め封止樹脂 7 の開口部 3 側への漏洩を確実に防止でき、また半導体素子 1 の実装時の緩衝能力が高くなり半導体素子 1 が傷つけくのを防止することができた。

【0046】

例 2

上記例 1 では回路基板 2 の樹脂材料として用いる樹脂の弾性率に比して弾性率が小さい樹脂を緩衝部 9 の樹脂材料として用いたが、本実施例では、凸部 8 を含む回路基板 2 の樹脂材料として熱膨張率が 25 ppm/℃ の芳香族ポリイミド系樹脂（例えばポリフタルアミド）を用い、他方緩衝部 9 の樹脂材料として熱膨張率が 35 ppm/℃ のエポキシ系樹脂を用いた。

【0047】

これにより緩衝部 9 が半導体素子 1 に負荷する応力が、封止樹脂 7 の硬化後の冷却時の温度加工による緩衝部 9 と封止樹脂 7 との間の熱膨張差により緩和されるので、応力の半導体素子 1 へ影響を軽減して信頼性が向上させることができた。

【0048】

例 3

上記例 1 では弾性率に、また実施例 2 では熱膨張率に着目して、凸部 8 を含めた回路基板 2 の樹脂材料と、緩衝部 9 の樹脂材料とを選定しているが、本実施例では、ガラス転移温度に着目し、凸部 8 を含む回路基板 2 の樹脂材料としてガラス転移温度が 120℃ の芳香族ポリイミド系樹脂（例えばポリフタルアミド）を、また緩衝部 9 の樹脂材料としてガラス転移温度が 138℃ のエポキシ系樹脂を用いた。

【0049】

これにより封止樹脂 7 を硬化させるときに、同時に半導体素子 1、緩衝部 9 間の応力が緩和され、応力の半導体素子 1 へ影響を軽減して信頼性が向上させることができた。

【0050】

尚上記例 1～3 の夫々の特性を全て持つ芳香族ポリイミド系樹脂を用いて凸部 8 を含む回路基板 2 を、また例 1～3 の夫々の特性を全て持つエポキシ系樹脂を用いて緩衝部 9 を夫々形成すれば、例 1～3 の全ての特徴を有する半導体素子実装基板 10 を得ることができる。

【0051】

また上記各例 1～3 において回路基板 2 の下面から緩衝部 9 の上端面までの高さ寸法 L2 を、図 5 に示すように回路基板 2 の上面に塗布する封止樹脂 7 の上端の回路基板 2 の下面からの高さ寸法 L1 より高くすると、封止樹脂 7 が回路基板 2 の実装時に押し流されても、開口部 3 側へ流れ込むのを確実に防止できる。

【0052】

更に図 6 に示すように緩衝部 9 の内周面に黒色のフィルム F を貼り付け内周面での乱反射を抑制し、光ノイズの増加を防ぐようにしても良い。このフィルム F を貼り付ける構成は、上記実施形態 1 は勿論のこと、後述する実施形態 3 以降に適用できる構成であるので、図 6 の例に限定されるものではない。

【0053】

（実施形態 3）

10

20

30

40

50

上記実施形態 1 では、凸部 8 に緩衝部 9 を二色成形により一体的に突出形成した回路基板 2 を用いているが、本実施形態では図 7 (a) に示すように凸部 8 の上端部の周方向に全周に亘るように例えば上向き開口の環状の凹溝 12 を形成し、この溝 12 に環状の緩衝部 9 を嵌合して凸部 8 の上端部に取り付けた回路基板 2 を用いる。

【0054】

この場合緩衝部 9 としては、例えばシリコン系ゴムのような弾性材料を用いて、図 7 (b) に示すように直径 0.3 mm という微小なものを用い、半導体素子 1 の実装前は凸部 8 の上方に高さ h の略 2/3 程度を突出させた状態で溝 12 に保持させる。

【0055】

而して本実施形態では、半導体素子 1 を実装する工程では半導体素子 1 の下面が緩衝部 9 を押圧して、緩衝部 9 を凹溝 12 内に押し下げ金バンプ 5 を回路基板 2 側の電極部 5 に圧接させる。

【0056】

従って、半導体素子 1 と緩衝部 9 との間の応力の発生を防止でき、そのため応力の半導体素子 1 へ影響がなく信頼性が向上させることができるのである。

【0057】

尚封止樹脂 7 の塗布、硬化の夫々工程は実施形態 2 に準ずるので、ここでの説明は省略する。

【0058】

(実施形態 4)

上記実施形態 2 に用いる回路基板 2 では緩衝部 9 を凸部 8 とは異なる樹脂材料で形成しているが、本実施形態では、図 8 (a) に示すように凸部 8、緩衝部 9 を、同じ樹脂材料 (上記実施形態 1, 2 と同様な芳香族ポリイミド系樹脂<ポリフタルアミド>) を用いて一体に形成した回路基板 2 を用い、例えば図 8 (b) で示すように凸部 8 の幅 a を 0.1 mm、厚さ d を 0.1 mm とし、緩衝部 9 の厚さ (幅) b を 0.05 mm、緩衝部 9 の高さ e を 0.1 mm ~ 0.2 mm とし、更に回路基板 2 の下面から緩衝部 9 の上端までの高さ c を 1.3 mm とし、凸部 8 には剛性を、緩衝部 9 には可撓性を持たせている。

【0059】

而して本実施形態によれば、緩衝部 9 は、上記実施形態 1 乃至 3 の緩衝部 9 と同様に半導体素子 1 の実装工程時に半導体素子 1 を傷つけることなく、半導体素子 1 の下面に圧接し、封止樹脂 7 の開口部 3 側への漏洩を防止する。

【0060】

尚封止樹脂 7 の塗布、硬化の夫々工程は実施形態 2 に準ずるので、ここでの説明は省略する。

【0061】

また凸部 8、回路基板 2 と同じ樹脂で成形できるため、緩衝部 9、凸部 8 を含む回路基板 2 の成形が容易に行える。

【0062】

また一体形成する緩衝部 9 の厚さ (幅) としては、略 0.01 mm ~ 略 0.05 mm であれば、半導体素子 1 の実装時に押し流される封止樹脂 7 からの圧力によっても割れが生じず、しかも半導体素子 1 を傷つけることがないことを本発明者らは確認しており、そのため上述の 0.05 mm には限定されるものではない。

【0063】

(実施形態 5)

上記実施形態 4 では同じ樹脂材料を用いて緩衝部 9、凸部 8 とともに射出成形により形成された回路基板 2 を用いているが、本実施形態では、図 9 に示すように樹脂材料に混入する例えばシリカ等のフィラー 13 (図では●により示す) に緩衝部 9 の幅以上の粒径を持つものを使用して成形した回路基板 2 を用いる点に特徴があり、この回路基板 2 は緩衝部 9、凸部 8 を含む回路基板 2 を射出成形する際に緩衝部 9 にフィラー 13 が入らず、緩衝部 9 の剛性が小さくて可撓性が富んでいる。

10

20

30

40

50

【0064】

而して本実施形態によれば、半導体素子1の実装工程において、半導体素子1の下面を緩衝部9の上端に圧接させたときに、緩衝部9の剛性が小さいため半導体素子1を傷つけることがなく、また半導体素子1の下面に密接し、封止樹脂7の開口部3側への漏洩を防止するという役割を果たす。

【0065】

尚封止樹脂7の塗布、硬化の夫々工程は実施形態2に準ずるので、ここでの説明は省略する。

【0066】

また凸部8、回路基板2と同じ樹脂で成形できるため、緩衝部9、凸部8を含む回路基板2の成形が容易に行える。 10

【0067】

(実施形態6)

上記実施形態4、5に用いる回路基板2は緩衝部9を凸部8の上面に垂立させているが、本実施形態に用いる回路基板2は図10(a)(b)に示すよう下端から上端にかけて外方向へ傾斜させて緩衝部9を形成している。尚傾斜角度 θ としては例えば 30° 程度としている。

【0068】

緩衝部9の幅寸法などは実施形態5の回路基板2に準ずるものとする。またフィラー13を樹脂材料に混入する場合には、粒径が緩衝部9の幅寸法より大きなフィラーを用いる。 20

【0069】

而して本実施形態によれば、半導体素子1の実装工程において、半導体素子1の下面を緩衝部9の上端に圧接させたときに、緩衝部9が内側に倒れることがなく、そのため封止樹脂7が緩衝部9を越えて内側へ漏出するのを確実に防止できる。

【0070】

尚封止樹脂7の塗布、硬化の夫々工程は実施形態2に準ずるので、ここでの説明は省略する。

【0071】

(実施形態7)

上記実施形態4～6に用いる回路基板2は緩衝部9はその内周面が凸部8の内周面と連続するように一体形成しているが、本実施形態では図11(a)に示すように緩衝部9の外側に位置する凸部8の上端面に緩衝部9と同様な環状の緩衝部9'を一体に形成した回路基板2を用いる。つまり緩衝部9、9'で二重の緩衝部を構成したものの回路基板2を用いる。尚両緩衝部9、9'は例えば図11(b)に示すように夫々の厚み(幅)寸法a、a'を0.05mm、両緩衝部9、9'間の距離bを0.1mm、高さ寸法cを0.1mm～0.2mmとしている。 30

【0072】

而して本実施形態によれば、半導体素子1の実装工程において、半導体素子1の下面を緩衝部9の上端に圧接させる際に、半導体素子1の下面により押し流される封止樹脂7を外側の緩衝部9'によって規制する。 40

【0073】

更に万が一封止樹脂9'を越えて内側へ封止樹脂7が漏れ出たとしても両緩衝部9'、9間に滞留させることで、緩衝部9を越えて内側へ封止樹脂7が漏れ出るのを防ぐ。これにより封止樹脂7が開口部3側へ漏れ出るのを確実に防止できるのである。また半導体素子実装基板の製造生産性を向上させることもできる。

【0074】

尚封止樹脂7の塗布、硬化の夫々工程は実施形態2に準ずるので、ここでの説明は省略する。

【0075】

(実施形態8)

上記実施形態 4 に用いる回路基板 2 は緩衝部 9 の内周面が凸部 8 の内周面と同一面となるように緩衝部 9 を突出形成しているが、本実施形態では図 1 2 (a) に示すように凸部 8 の上端面の内縁から離れた位置から一体突出させ、半導体素子 1 を緩衝部 9 に圧接したときに、緩衝部 9 が万が一に内側へ倒れてもその先部が開口部 3 側へはみ出さないようにした回路基板 2 を用いる。

【0076】

図 1 2 (b) は本実施形態に用いる回路基板 2 の一例を示しており、凸部 8 の内縁から緩衝部 9 の外縁までの距離 L_2 を、緩衝部 9 の高さ L_1 の寸法より大きくし、緩衝部 9 が内側に倒れても凸部 8 の内縁より、緩衝部 9 の先部がはみ出さないようにしてある。尚本例では $L_1 = 0.2 \text{ mm}$ 、 $L_2 = 1.5 \text{ mm}$ とし、緩衝部 9 自体の厚さ L_3 を 0.05 mm としている。

【0077】

而して本実施形態によれば、半導体素子 1 の実装工程において、半導体素子 1 の下面を緩衝部 9 の上端に圧接させたときに、半導体素子 1 の下面で押し流される封止樹脂 7 を緩衝部 9 により規制して、内側へ漏れ出るのを防ぐ。

【0078】

また緩衝部 9 が内側に倒れてもその先部が凸部 8 の内縁より内側にはみ出すことがない。従って緩衝部 9 の開口部 3 側へのはみ出しが、光ノイズの原因となるのを防ぐことができる。

【0079】

尚封止樹脂 7 の塗布、硬化の夫々工程は実施形態 2 に準ずるので、ここでの説明は省略する。

【0080】

(実施形態 9)

上記実施形態 2 乃至 8 に用いる回路基板 2 は緩衝部 9 (及び 9') を環状に形成しているが、本実施形態に用いる回路基板 2 は、図 1 3 に示すように実施形態 4 の構成において、緩衝部 9 に適宜間隔で上下方向の切欠いた切欠部 1 4 を形成している。

【0081】

尚図 1 3 の例では実施形態 4 の回路基板 2 と同様に緩衝部 9 を、凸部 8、回路基板 2 と同じ樹脂を用いて一体成形したものであるが、実施形態 2、3 の回路基板 2 のように別の樹脂材料を用いて二色成形により緩衝部 9 を形成した回路基板 2 の場合にも本実施形態に用いる回路基板 2 のように切欠部 1 4 を設けても良い。また実施形態 5 ~ 8 の構成にも適用しても良いの勿論である。

【0082】

尚半導体素子実装基板の製造工程については実施形態 2 に準ずるので、ここでの説明は省略する。

【0083】

(実施形態 10)

上記実施形態 2 乃至 9 の実施形態では、緩衝部 9 (及び 9') に、半導体素子 1 の下面を圧接させて半導体素子 1 を実装することで、封止樹脂 7 が凸部 8 を越えて開口部 3 側へ漏れ出るのを防いでいる。一方実施形態 1 では、半導体素子 1 を実装する際に、先に塗布されている封止樹脂 7 が押し流されて開口部 3 側へ漏れ出るのを凸部 8 のみで堰き止めるので、実施形態 2 ~ 9 に比して封止樹脂 7 の漏れ出るのを防ぐ能力はやや劣る。

【0084】

そこで本実施形態は、実施形態 1 と同様に開口部 3 を囲むように凸部 8 を形成しているが緩衝部 9 を設けていない回路基板 2 を用いながら確実に封止樹脂 7 が開口部 3 側へ漏れ出ないようにした製造方法にかかる。

【0085】

つまり本実施形態は、図 1 4 (a)、図 1 5 (a) に示すように凸部 8 を一体成形した回路基板 2 を用い、まず半導体素子 1 を実装する前の工程において、両側に設けた電極部 5

よりも外側の回路基板 2 上面に一部の電極部 5 上に乗るように第 1 の封止樹脂 7 a (例えば粘度が 40 Pa・s のエポキシ系樹脂) を夫々塗布する。この塗布工程終了後に半導体素子 1 の各電極 11 に形成した金パンプ 4 を対応する電極部 5 に圧接させる。このとき半導体素子 1 の両側の下面に封止樹脂 7 a が広がるように接することになる。この状態で 210℃ で 10 秒間加熱し封止樹脂 7 a を硬化させ、図 14 (b)、図 15 (b) に示すように半導体基板 1 を金パンプ 4 と電極部 5 の接合部位の外側から仮封止する。

【0086】

この仮封止の工程が終了した後接合部位と凸部 8 の間の空間に図 14 (c)、図 15 (c) に示すように第 2 の封止樹脂 7 b (例えば粘度が 15 Pa・s のエポキシ系樹脂) を注入塗布する。この注入塗布後に 100℃ で 1 時間加熱した後、更に 150℃ で 3 時間加熱して第 2 の封止樹脂 7 b を硬化させ、接合部位を内側から封止する。この際第 2 の封止樹脂 7 b が第 1 の封止樹脂 7 a に接する部分は第 2 の封止樹脂 7 b が硬化することで一体となる。

【0087】

これにより半導体素子 1 を金パンプ 4 と電極部 5 の接合部位が第 1、第 2 の封止樹脂 7 a、7 b により本封止されて所定の半導体素子実装基板 3 が完成することになる。

【0088】

以上のように本実施形態の製造方法によれば、内側に塗布する第 2 の封止材料 7 b は半導体素子 1 からの圧力を受けないため、押し流されて凸部 8 を越えて開口部 3 側へ漏れ出ることがなく、また緩衝部を形成する必要がないため、生産性が向上する。

【0089】

(実施形態 11)

本実施形態は、上記実施形態 10 において、第 2 の封止樹脂 7 b を注入塗布する際に、図 16 に示すように開口部 3 を介して加圧空気 A を回路基板 2 の下面側から開口部 3 内に送り込んで開口部 3 内を加圧するとともに、更に凸部 8 で囲まれた空間の上面開口より加圧空気 A を半導体素子 1 と回路基板 2 との間に噴出させて第 2 の封止樹脂 7 b が凸部 8 を越えて開口部 3 内へ流れ込むのを防ぐことができる。

【0090】

尚仮封止までの工程及び、第 2 の封止樹脂 7 b の塗布後の硬化工程は実施形態 10 に準ずるものとする。

【0091】

(実施形態 12)

上記実施形態 11 では、第 2 の封止樹脂 7 b を注入塗布する際に、開口部 3 内に加圧空気を送り込んでいたが、本実施形態では、図 17 に示すように第 2 の封止樹脂 7 b を注入塗布する前に開口部 3 の下面開口を例えばポリイミド製のシール 15 で閉塞して 100℃ で 1 時間程度加熱して開口部 3 内の空気を加熱膨張させて、開口部 3 を大気に対して正圧とする。従って実施形態 11 の場合と同様に、半導体素子 1 と回路基板 2 との間に第 2 の封止樹脂 7 b を注入塗布する際に、第 2 の封止樹脂 7 b が凸部 8 を越えて開口部 3 内へ流れ込むのを防ぐことができる。

【0092】

尚仮封止までの工程及び、第 2 の封止樹脂 7 b の塗布後の硬化工程は実施形態 10 に準ずるものとする。

【0093】

(実施形態 13)

本実施形態では、図 18 に示すように凸部 8 の基部、特に第 2 の封止樹脂 7 b を注入塗布する部位に対応する基部に少なくとも凹溝 16 (例えば 0.1 mm の深さの溝) を形成した回路基板 2 を用い、第 2 の封止樹脂 7 b を注入塗布させる際に、凸部 8 側へ流れようとする第 2 の封止樹脂 7 b を凹溝 16 で滞留させることで、第 2 の封止樹脂 7 b が凸部 8 を越えて開口部 3 内へ流れ込むのを防止するのである。

【0094】

尚この回路基板 21 を用いる製造方法は、上記実施形態 10～12 の何れでも良い。

【0095】

勿論この凹溝 16 を設ける構成は、実施形態 1～9 の何れにも適用できる。

【0096】

(実施形態 14)

本実施形態では、図 19 に示すように回路基板 21 の凸部 8 と電極部 5 との間の上面、特に第 2 の封止樹脂 7b を注入塗布する部位に対応する上面に少なくとも別の凸部 8' を形成した回路基板 2 を用い、第 2 の封止樹脂 7b を注入塗布させる際にこの凸部 8' で封止樹脂 7b の流れを規制し、仮に凸部 8' を越えても両凸部 8, 8' 間で第 2 の封止樹脂 7b を滞留させて凸部 8 を越えるのを防止するようになっている。尚本実施形態においては凸部 8, 8' 間の距離を 0.05 mm としている。またこの回路基板 21 を用いる製造方法は、上記実施形態 10～12 の何れでも良い。

【0097】

勿論この凹溝 16 を設ける構成は、実施形態 1～9 の何れにも適用できる。

【0098】

(実施形態 15)

上記実施形態 1～14 は半導体素子 1 の電極 11 に形成した金パンプ 4 と回路基板 21 側の電極部 5 との接合部位を封止するのにエポキシ系の封止樹脂を用いているが、本実施形態は ACF (異方性導電フィルム) 17 を封止樹脂として用いて接合部位を封止するものである。

【0099】

この場合図 20 (a) に示すようにまず中央部に凸部 8 が嵌り込む貫通孔 18 を穿設し、厚さが凸部 8 の高さより大きな ACF 17 を回路基板 2 上に載置した上で、押圧板 19 を介して 100℃ の雰囲気下で、1.0 MPa の圧力で 3.0 秒間加圧し、ACF 17 を回路基板 2 上に貼り付ける。この貼り付け工程が終了した後、半導体素子 1 を図 20 (b) に示すように電極 11 に形成した金パンプ 4 が回路基板 2 の上面の電極部 5 に金パンプ一個当たり 40 g～150 g の荷重で圧接するよう加圧しながら回路基板 2 上に載置する。この際金パンプ 4 が ACF 17 を突き抜ける。そしてその後 250℃ で 100 秒間加熱して ACF 17 で接合部位を封止するのである。

【0100】

ここで ACF 17 に圧力が加わることで ACF 17 が側方へ膨らもうとするが、凸部 8 側では凸部 8 で規制されるため開口部 3 へははみ出ない。また凸部 8 の剛性により凸部 8 が開口部 3 側に変形することがなく、内周面の変形による光ノイズの増加もない。

【0101】

(実施形態 16)

上記実施形態 1乃至 15 の何れの電極部 5 も平坦な回路基板 2 の表面に形成しているが本実施形態は、図 21 (a) に示すように断面が台形の凸状部 20 を回路基板 2 の表面に一体形成し、この凸状部 20 の表面に電極部 5 を形成することで、回路基板 2 の表面より上方へ電極部 5 を突出させて凸形状とした点に特徴がある。

【0102】

而して本実施形態では電極部 5 を凸状部 20 の表面に形成して凸形状とすることで、封止樹脂 7 の厚みを増加させることができ、そのため封止樹脂 7 が硬化収縮時に電極部 5 と電極 11 との接合部位に押し付ける力が増加して接合の信頼性が向上し、また半導体素子 1 と回路基板 2 との間の熱膨張差による電極剥離を防止することができる。

【0103】

図 21 (b) に示す凸状部 20 の各辺 a～c の寸法は、実施例として、例えば a = 0.15 mm、b = 0.2 mm、c = 0.15 mm に設定した。

【0104】

本実施形態 16 の電極部 5 の構成は封止樹脂として ACF を用いる場合にも適用できるのは勿論である。

【0105】

上記各実施形態では凸部8を開口部3の全周を囲むように形成しているが、この凸部8は少なくとも封止樹脂7の塗布位置やACF17の貼り付け位置に対応する部位に突出形成すればよい。

【0106】

【発明の効果】

請求項1の半導体素子実装基板の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にパンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記パンプ及び前記電極部からなる接合部位を封止樹脂で封止しているので、凸部が回路基板と同様に硬くて剛性を持つことになって、凸部の形成位置周辺の強度が向上し、そのため半導体素子実装時や封止樹脂硬化時などにおいて生じる凸部への応力による変形が少なくなり、開口部の内周面の表面形状が維持され、そのため光ノイズの原因である開口部の内周面における電磁波の乱反射などが生じにくいという効果がある。

【0107】

請求項2の半導体素子実装基板の発明では、請求項1の発明において、前記回路基板として、少なくとも前記封止樹脂が塗布硬化される部位に対応する前記凸部の上端部に前記半導体素子の対向面に圧接する緩衝部を設けている回路基板を用いているので、半導体素子と緩衝部との密接により封止樹脂が開口部側に漏洩するのを確実に防ぐことができ、そのため生産性が向上するという効果がある。

【0108】

請求項3の半導体素子実装基板の発明では、請求項2の発明において、前記緩衝部の材料として前記回路基板の樹脂材料の弾性率よりも小さい材料を用いているので、半導体素子と緩衝部との密接により封止樹脂が開口部側に漏洩するのを一層確実に防ぐことができ、しかも緩衝部が半導体素子に圧接する際に半導体素子に傷が付かないという効果がある。

【0109】

請求項4の半導体素子実装基板の発明では、請求項2又は3の発明において、前記緩衝部の材料として熱膨張率が前記封止樹脂の熱膨張率よりも大きい材料を用いたので、緩衝部が半導体素子に負荷を加える応力が、封止樹脂の硬化後の冷却時の温度下降による緩衝部と封止樹脂との間の熱膨張差により緩和されるので、応力の影響を半導体素子に与えず、半導体素子の信頼性が向上する。

請求項5の半導体素子実装基板の発明では、請求項2乃至4の何れかの発明において、前記緩衝部の材料としてガラス転移温度が前記封止樹脂の硬化温度よりも低い樹脂材料を用いたので、封止樹脂を硬化させるときに、同時に半導体素子と緩衝部との間の応力が緩和され、そのため応力の影響を半導体素子に与えず、半導体素子の信頼性が向上するという効果がある。

【0110】

請求項6の半導体素子実装基板の発明では、請求項2又は3の発明において、前記緩衝部を下方にスライド可能に上記凸部の上端部に設けているので、フリップチップ実装時において半導体素子と緩衝部との間の応力の発生を防止でき、そのため応力の影響を半導体素子に与えず、半導体素子の信頼性が向上するという効果がある。

【0111】

請求項7の半導体素子実装基板の発明では、請求項2乃至6の何れかの発明において、前記緩衝部の上面の高さ位置を塗布時の封止樹脂の上面の高さ位置より高くしているので、封止樹脂が半導体素子に押し流された際に緩衝部の高さ位置に封止樹脂が至ることがなく、そのため封止樹脂の開口部側への漏洩を確実に防止でき、その結果生産性が向上するという効果がある。

10

20

30

40

50

【0112】

請求項8の半導体素子実装基板の発明では、請求項2の発明において、前記緩衝部を前記凸部の上端部に全周に亘って一体に上方へ突出形成するとともに、前記緩衝部の幅寸法を、前記凸部の幅寸法より小さく形成しているので、緩衝部によって請求項2の発明と同様に封止樹脂の開口部側への漏洩を防ぐことができるのは勿論のこと、回路基板の成形時に凸部及び緩衝部も同時に同じ樹脂成形材料で成形することが可能となって回路基板の生産性が向上し、しかも緩衝部に可撓性を持たせることができるから、半導体素子が緩衝部に圧接したときにも半導体基板に傷を付けることがないという効果がある。

【0113】

請求項9の半導体素子実装基板の発明では、請求項8の発明において、前記凸部及び前記緩衝部を含めた前記回路基板が射出成形されたものであって、その樹脂材料として、前記緩衝部の前記幅寸法より大きな径のフィラーを混入した樹脂材料を用いているので、射出成形時に緩衝部にはフィラーが入らず、そのため凸部や回路基板の剛性を維持しながら緩衝部の剛性を弱くして可撓性を持たせることができ、そのため半導体素子が圧接したときにも半導体素子に傷を付けることがない緩衝部を回路基板の成形と同時により形成することができる。

10

【0114】

請求項10の半導体素子実装基板の発明では、請求項8又は9の何れかの発明において、前記緩衝部を外側に傾斜させているので、半導体素子が緩衝部に圧接するときに、緩衝部が内側に倒れることがなく、そのため封止樹脂が開口部側に漏洩するのを確実に防止でき、生産性が向上するという効果がある。

20

【0115】

請求項11の半導体素子実装基板の発明では、請求項8の発明において、前記緩衝部の突出位置より外側に位置する前記凸部の上端部に、前記緩衝部の高さと同様の別の緩衝部を全周に亘って一体に突出形成しているので、緩衝部が二重となることにより、封止樹脂が開口部側に漏洩するのを確実に防止でき、生産性が向上するという効果がある。

【0116】

請求項12の半導体素子実装基板の発明では、請求項8の発明において、前記緩衝部の下端から上端までの高さ寸法を、上記凸部の上端開口縁から前記緩衝部の下端までの最短距離より短い寸法としているので、半導体素子を緩衝部に圧接させたときに、緩衝部が開口部側へはみ出すことがなく、そのため緩衝部のはみ出しが光ノイズの原因となるのを防ぐことができるという効果がある。

30

【0117】

請求項13の半導体素子実装基板の発明では、請求項8乃至12の何れかの発明において、前記緩衝部の一部に上端より下端方向に切り欠いた切欠部を形成しているので、半導体素子が緩衝部に圧接したときに緩衝部の切欠部間の部位が開くことになり、そのため半導体素子を緩衝部に小さな力で圧接させることで、所定の高さに半導体素子を実装可能となり、半導体素子の信頼性が向上するという効果がある。

【0118】

請求項14の半導体素子実装基板の発明では、請求項8乃至13の何れかの発明において、前記緩衝部の幅寸法を略10乃至略50 μ mとしているので、半導体素子を緩衝部に圧接させる際に押し流される封止樹脂からの圧力によって割れが報じず、また半導体素子にも傷つけることなく半導体素子の実装ができるという効果がある。

40

【0119】

請求項15の半導体素子実装基板の発明では、請求項1乃至14の何れかの発明において、前記電極部を回路基板の表面より上方へ突出せる凸形状に形成しているので、封止樹脂7の厚みを増加させることができ、そのため封止樹脂7が硬化収縮時に電極部5と電極11との接合部位に押し付ける力が増加して接合の信頼性が向上し、また半導体素子と回路基板2との間の熱膨張差による電極剥離を防止することができるという効果がある。

【0120】

50

請求項 16 の半導体素子実装基板の発明では、請求項 1 乃至 15 の何れかの発明において、前記緩衝部の少なくとも上端近傍の内周面を黒色としているので、乱反射等が生じにくくなり、ノイズの発生を防止できるという効果がある。

【0121】

請求項 17 の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記バンプ及び前記電極部からなる接合部位を封止樹脂で封止している半導体素子実装基板の製造方法において、前記凸部の外側周辺で且つ前記電極部を内包するように前記回路基板表面に封止樹脂を塗布する工程と、前記凸部の上端部に突出形成した緩衝部に前記半導体素子を圧接させて前記開口部に半導体素子の受光面若しくは発光面が臨むように半導体素子を配置し、且つ前記電極部に前記半導体素子の電極をバンプを介して圧接させる工程と、前記封止樹脂を硬化させ、前記半導体素子の電極、バンプ、回路基板の電極部による接合部位を封止樹脂で封止する工程とから成るので、請求項 2 の発明の効果を奏する半導体素子実装基板を得ることができる。

10

20

【0122】

請求項 18 の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記バンプ及び前記電極部からなる接合部位を前記半導体素子と前記回路基板との間で塗布させた封止樹脂により封止する半導体素子実装基板の製造方法において、前記電極部の外側に位置する回路基板の表面に前記電極部の外側部に沿うように第 1 の封止樹脂を塗布する工程と、この塗布後に前記半導体素子を前記凸部の上部に接しないように前記電極をバンプを介して前記電極部に圧接させながら第 1 の封止樹脂を硬化させて半導体素子を仮実装する工程と、この仮実装の後、前記電極部と前記凸部との間の前記回路基板表面に前記電極部に沿うように第 2 の封止樹脂を塗布して硬化させ半導体素子を本実装する工程とから成るので、開口部への封止樹脂の漏洩を防止しながら半導体素子を実装することができ、特に回路基板の凸部側に半導体素子に圧接させる緩衝部などを設ける必要がなく、そのため半導体素子が傷つけく恐れが全くなく、生産性が向上するという効果がある。

30

【0123】

請求項 19 の半導体素子実装基板の製造方法の発明では、請求項 18 の発明において、前記本実装の工程における封止樹脂注入時に前記開口部内を加圧するので第 2 の封止樹脂の開口部への漏洩を確実に防止することができ、生産性を一層向上させることができるという効果がある。

40

【0124】

請求項 20 の半導体素子実装基板の製造方法の発明では、請求項 18 の発明において、前記加圧は、前記開口部を密閉状態とした後、前記開口部内の空気を加熱して空気を膨張させるので、請求項 19 と同様な効果があり、しかも実施するのも容易であるという効果がある。

【0125】

50

請求項 21 の半導体素子実装基板の製造方法の発明では、請求項 18 乃至 20 の何れかの発明において、前記回路基板として、凸部と前記電極部との間の表面に凹溝を形成している回路基板を用いるので、第 2 の封止樹脂が開口部側へ漏洩するのを一層確実に防止できるという効果がある。

【0126】

請求項 22 の半導体素子実装基板の製造方法の発明では、請求項 18 乃至 21 の何れかの発明において、前記回路基板として、前記凸部と前記電極部との間の表面に前記凸部と並行するように別の凸部を形成している回路基板を用いるので、半導体素子を傷つけることなく、第 2 の封止樹脂が開口部側へ漏洩するのを一層確実に防止できるという効果がある。

10

【0127】

請求項 23 の半導体素子実装基板の製造方法の発明では、電磁波が通過する開口部を備え、該開口部の近傍の表面に前記開口部の一部乃至全周を囲むように一体突出させた凸部を設けるとともに、該凸部が囲う部位の外側に電極部を形成した回路基板と、前記開口部に受光面若しくは発光面が臨むように前記回路基板の凸部上方に配置され、前記回路基板側に対向する面に設けた電極と前記電極部との間にバンプを介在させて電氣的に接合した光素子からなる半導体素子と、から成り、前記電極、前記バンプ及び前記電極部からなる接合部位を樹脂で封止する半導体素子実装基板の製造方法において、前記凸部の外側周辺の前記回路基板表面に、前記電極部を内包するように載置するとともに加圧・加熱により異方性導電フィルムを前記回路基板表面に貼り付ける工程と、この工程後に、前記半導体素子の前記電極に形成しているバンプを異方性導電フィルムを貫通させて前記電極部に圧接させながら半導体素子を異方性導電フィルム上に載置し、加圧・加熱により異方性導電フィルムの上面に半導体素子を貼り付け固定し且つ異方性導電フィルムで前記電極、バンプ、電極部からなる接合部を封止する工程と、から成るので、封止樹脂液のような漏洩が全く発生する余地がないので、生産性が向上し、しかも凸部で異方性導電フィルムが開口部側へはみ出すことがないため、光ノイズの増加もないという効果がある。

20

【図面の簡単な説明】

【図 1】 本発明の実施形態 1 の製造方法の工程説明図である。

30

【図 2】 (a) は本発明の実施形態 2 に用いる回路基板の正面断面図である。

(b) は同上に用いる回路基板の上面図である。

【図 3】 同上の製造方法の工程説明図である。

【図 4】 同上の製造方法の工程説明図である。

【図 5】 同上に用いる回路基板例を示す半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

【図 6】 同上に用いる別の回路基板例を示す半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

【図 7】 (a) は本発明の実施形態 3 に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

40

(b) は同上に用いる回路基板の要部説明用の一部省略せる断面図である。

【図 8】 (a) は本発明の実施形態 4 に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

(b) は同上に用いる回路基板の要部説明用の一部省略せる断面図である。

【図 9】 本発明の実施形態 5 に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

【図 10】 (a) は本発明の実施形態 6 に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

(b) は同上に用いる回路基板の要部説明用の一部省略せる正面断面図である。

【図 11】 (a) は本発明の実施形態 7 に対応する半導体素子実装基板の製造における封

50

止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

(b) は同上に用いる回路基板の要部説明用の一部省略せる断面図である。

【図12】 (a) は本発明の実施形態8に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

(b) は同上に用いる回路基板の要部説明用の一部省略せる正面断面図である。

【図13】 本発明の実施形態9に用いる回路基板の上面図である。

【図14】 本発明の実施形態10の製造方法の工程説明図である。

【図15】 同上の製造方法の工程説明図である。

【図16】 本発明の実施形態11の第2の封止樹脂の塗布時の工程説明図である。

【図17】 本発明の実施形態12の第2の封止樹脂の塗布時の工程説明図である。

【図18】 本発明の実施形態13における第1の封止樹脂の塗布工程での半導体素子及び回路基板の正面断面図である。

【図19】 本発明の実施形態14における第1の封止樹脂の塗布工程での半導体素子及び回路基板の正面断面図である。

【図20】 本発明の実施形態15の製造方法の工程説明図である。

【図21】 (a) は本発明の実施形態16に対応する半導体素子実装基板の製造における封止樹脂塗布工程での半導体素子及び回路基板の正面断面図である。

(b) は同上に用いる回路基板の要部説明用の一部省略せる正面断面図である

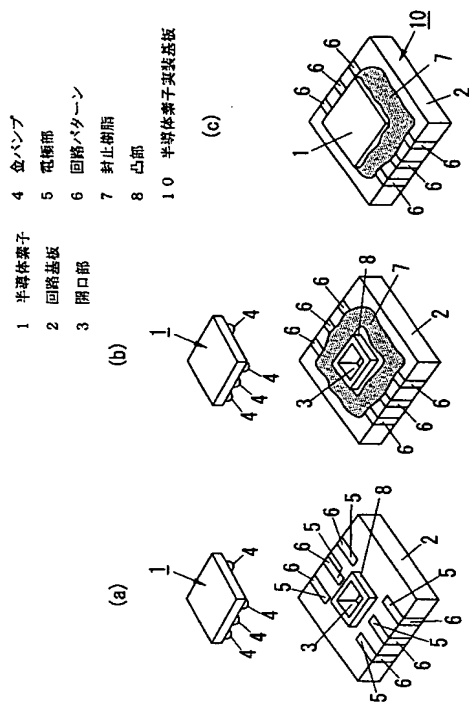
【符号の説明】

- 1 半導体素子
- 2 回路基板
- 3 開口部
- 4 金パンプ
- 5 電極部
- 6 回路パターン
- 7 封止樹脂
- 8 凸部
- 10 半導体素子実装基板

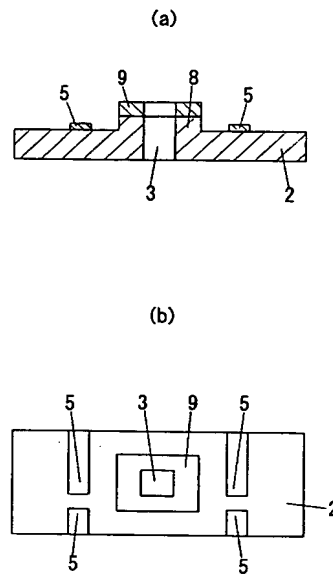
10

20

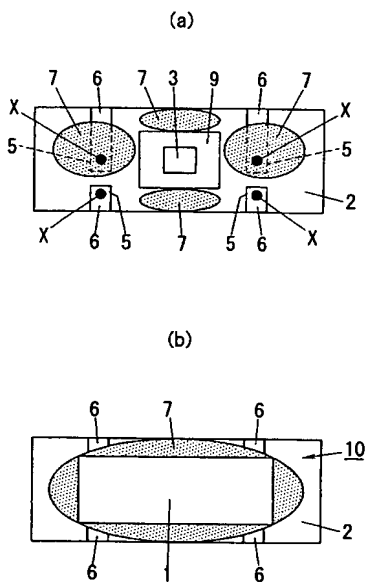
【図 1】



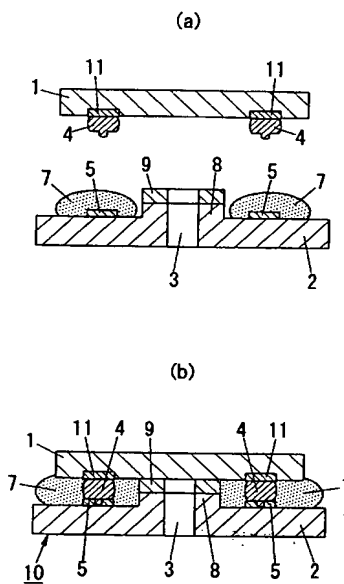
【図 2】



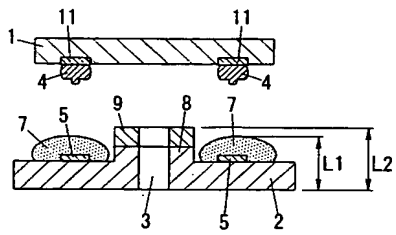
【図 3】



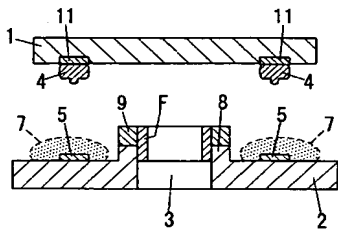
【図 4】



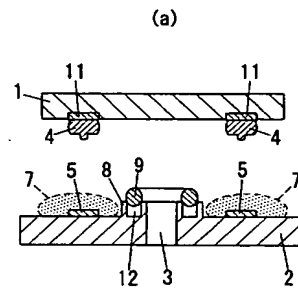
【図 5】



【図 6】

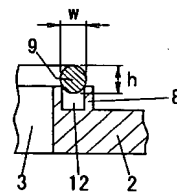


【図 7】



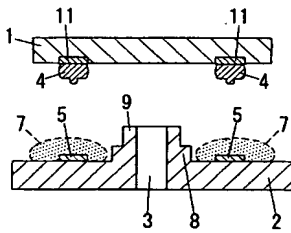
(a)

(b)

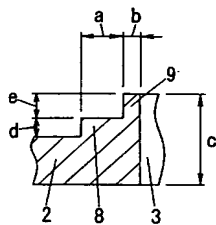


【図 8】

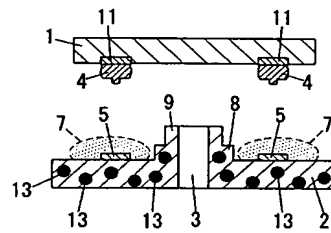
(a)



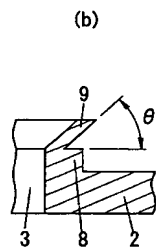
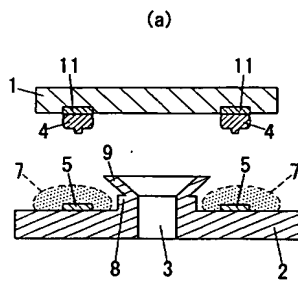
(b)



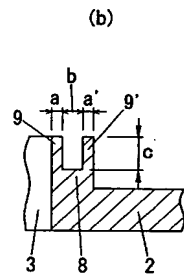
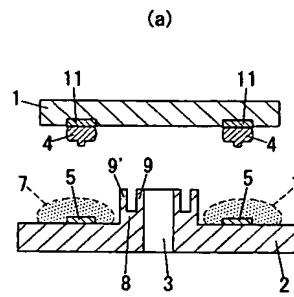
【図 9】



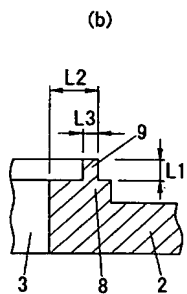
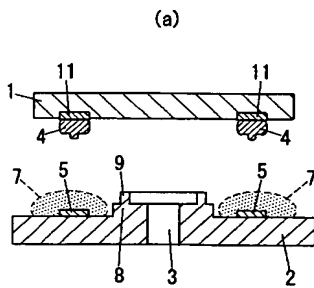
【図 10】



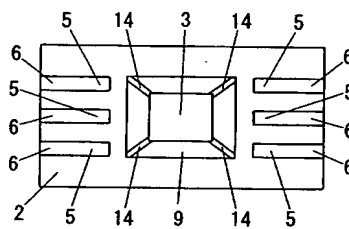
【図 11】



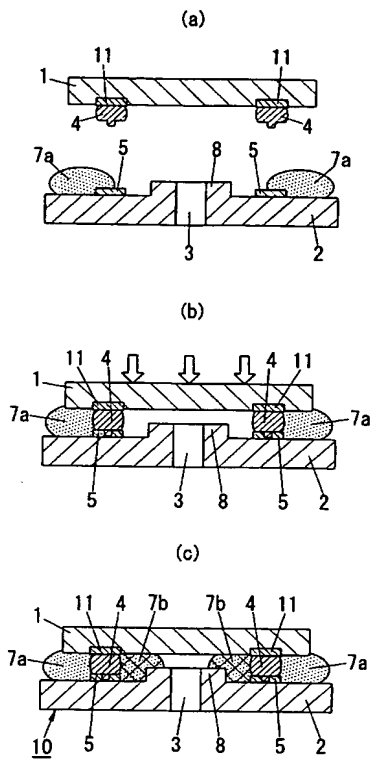
【図 12】



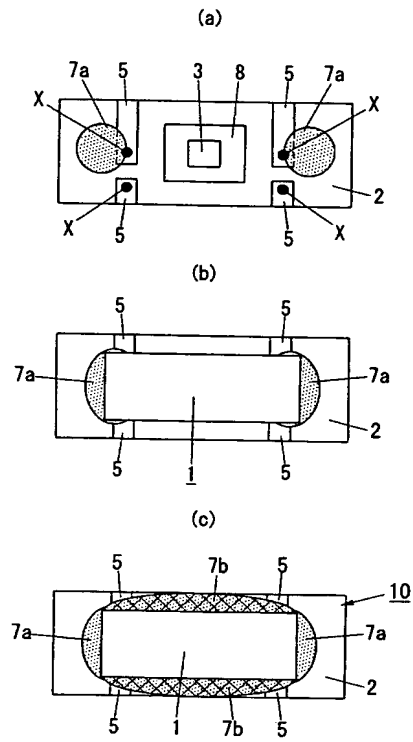
【図 13】



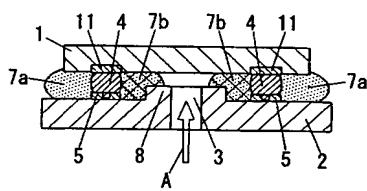
【 図 1 4 】



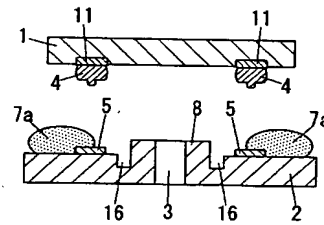
【 図 1 5 】



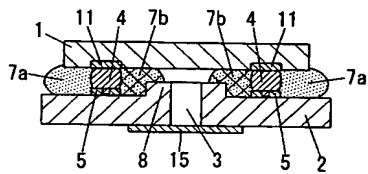
【 図 1 6 】



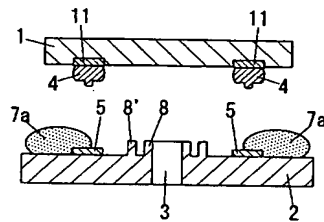
【 図 1 8 】



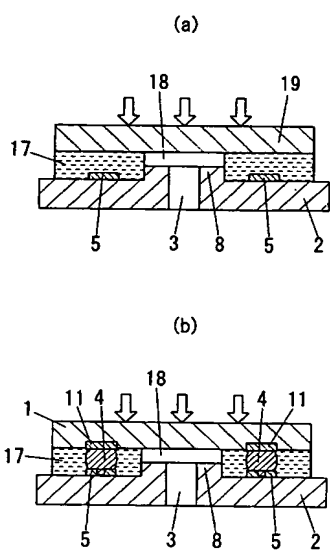
【 図 1 7 】



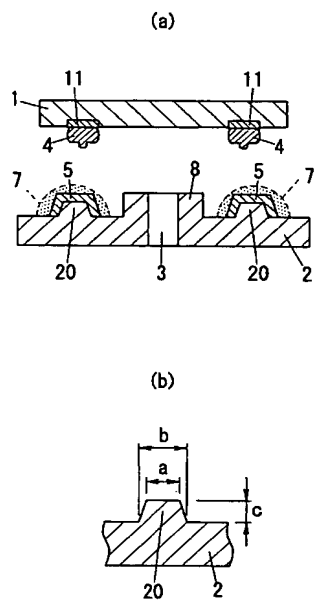
【 図 1 9 】



【図 20】



【図 21】



フロントページの続き

(72)発明者 久保 雅男

大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

F ターム(参考) 4M109 AA01 BA03 CA05 CA06 DB07 GA01
4M118 AA08 AA10 AB01 HA20 HA24 HA31 HA33
5C024 AX01 CY47 CY48 EX22 EX24 EX25
5F044 KK02 LL11 RR18